

Conjunto de instrucciones MSP430

Nemónico	Op ^a	Función/Emulación ^b	V	N	Z	C
Movimiento						
MOV[.T]	f, d	$d \leftarrow f$	-	-	-	-
PUSH[.T]	f	$SP \leftarrow SP-2, MEM(SP) \leftarrow f$	-	-	-	-
POP[.T]	d	$d \leftarrow MEM(SP), SP \leftarrow SP+2$	-	-	-	-
SWPB	f	$f_{15..8} \leftrightarrow f_{7..0}$	-	-	-	-
CLR[.T]	d	$d \leftarrow 0$	-	-	-	-
Aritméticas						
ADD[.T]	f, d	$d \leftarrow d + f$	*	*	*	*
ADDC[.T]	f, d	$d \leftarrow d + f + C$	*	*	*	*
ADC[.T]	d	$d \leftarrow d + C$	*	*	*	*
INC[.T]	d	$d \leftarrow d + 1$	*	*	*	*
INCD[.T]	d	$d \leftarrow d + 2$	*	*	*	*
SUB[.T]	f, d	$d \leftarrow d - f$	*	*	*	*
SUBC[.T]	f, d	$d \leftarrow d - f - C$	*	*	*	*
SBC[.T]	d	$d \leftarrow d - C$	*	*	*	*
DEC[.T]	d	$d \leftarrow d - 1$	*	*	*	*
DECD[.T]	d	$d \leftarrow d - 2$	*	*	*	*
CMP[.T]	f, d	$d - f$	*	*	*	*
TST[.T]	d	$d - 0$	*	*	*	*
SXT	f	$f_{15..8} \leftarrow f_7$	0	*	*	\bar{Z}
INV[.T]	d	$d \leftarrow \bar{d}$	*	*	*	*
DADD[.T]	f, d	$d \leftarrow d + f + C$ (BCD)	*	*	*	*
DADC[.T]	d	$d \leftarrow d + C$ (BCD)	*	*	*	*
Lógicas y manejo de bits						
AND[.T]	f, d	$d \leftarrow d \cdot f$	0	*	*	\bar{Z}
BIT[.T]	f, d	$d \cdot f$	0	*	*	\bar{Z}
BIC[.T]	f, d	$d \leftarrow d \cdot \bar{f}$	-	-	-	-
BIS[.T]	f, d	$d \leftarrow d f$	-	-	-	-
XOR[.T]	f, d	$d \leftarrow d \oplus f$	*	*	*	\bar{Z}

Nemónico	Op ^a	Función/Emulación ^b		V	N	Z	C
<i>CLRC</i>		$C \leftarrow 0$	BIC #1, SR	-	-	-	0
<i>SETC</i>		$C \leftarrow 1$	BIS #1, SR	-	-	-	1
<i>CLRN</i>		$N \leftarrow 0$	BIC #4, SR	-	0	-	-
<i>SETN</i>		$N \leftarrow 1$	BIS #4, SR	-	1	-	-
<i>CLRZ</i>		$Z \leftarrow 0$	BIC #2, SR	-	-	0	-
<i>SETZ</i>		$Z \leftarrow 1$	BIS #2, SR	-	-	1	-
Desplazamiento							
<i>RRC[.T]</i>	f	Rotación a la derecha		0	*	*	*
<i>RLC[.T]</i>	d	Rotación a la izquierda	ADDC [.T] d, d	*	*	*	*
<i>RRA[.T]</i>	f	Desplazamiento aritmético a la derecha		0	*	*	*
<i>RLA[.T]</i>	d	Desp. aritmético a la izqda.	ADD [.T] d, d	*	*	*	*
Salto y subrutinas							
<i>JMP</i>	dsp	$PC \leftarrow PC + dsp*2$	(incondicional)	-	-	-	-
<i>JEQ, JZ</i>	dsp	$Z: PC \leftarrow PC + dsp*2$	(=) (Z=1)	-	-	-	-
<i>JNE, JNZ</i>	dsp	$\bar{Z}: PC \leftarrow PC + dsp*2$	(≠) (Z=0)	-	-	-	-
<i>JC, JHS</i>	dsp	$C: PC \leftarrow PC + dsp*2$	(>=) (C=1)	-	-	-	-
<i>JNC, JLO</i>	dsp	$\bar{C}: PC \leftarrow PC + dsp*2$	(< sin signo) (C=0)	-	-	-	-
<i>JN</i>	dsp	$N: PC \leftarrow PC + dsp*2$	(negativo) (N=1)	-	-	-	-
<i>JGE</i>	dsp	$N \oplus V: PC \leftarrow PC + dsp*2$	(>= con signo) (N⊕V=1)	-	-	-	-
<i>JL</i>	dsp	$\bar{N} \oplus \bar{V}: PC \leftarrow PC + dsp*2$	(< con signo) (N⊕V=1)	-	-	-	-
<i>BR</i>	f	$PC \leftarrow f$	MOV f, PC	-	-	-	-
<i>CALL</i>	f	$SP \leftarrow SP-2, MEM(SP) \leftarrow PC, PC \leftarrow f$		-	-	-	-
<i>RET</i>		$PC \leftarrow M(SP), SP \leftarrow SP+2$	MOV @SP+, PC	-	-	-	-
<i>RETI</i>		$SR \leftarrow M(SP), SP \leftarrow SP+2, PC \leftarrow M(SP), SP \leftarrow SP+2$		*	*	*	*
Miscelánea							
<i>DINT</i>		$GIE \leftarrow 0$	BIC #8, SR	-	-	-	-
<i>EINT</i>		$GIE \leftarrow 1$	BIS #8, SR	-	-	-	-
<i>NOP</i>		NOP	MOV R3, R3	-	-	-	-

- a. f permite todos los modos de direccionamiento. d sólo Rn y M(Rn). En las instrucciones de un operando se ha colocado f o d en ese sentido. dsp es un desplazamiento de 10 bits en complemento a dos.
- b. Las instrucciones en cursiva con fondo sombreado son emuladas. Se muestra, además de la función, la instrucción que las implementa.