

ESTRUCTURA DE COMPUTADORES (EdC-ISW)

Práctica 2: Verilog I: Descripción y simulación de Circuitos Secuenciales

Objetivos de la práctica

Como herramienta fundamental para el diseño de Sistemas Digitales complejos, es necesario dominar el Lenguaje de Descripción de Hardware Verilog.

Ya en la asignatura del primer cuatrimestre (CED) aprendimos a describir circuitos combinatoriales con Verilog; en esta asignatura aprenderemos a describir Circuitos Secuenciales (práctica 2), Subsistemas Secuenciales (práctica 3) y Sistemas Digitales (práctica 4).

En esta práctica aprenderemos a especificar y simular en Verilog, Circuitos Secuenciales Síncronos, tanto de Moore como de Mealy. Lo aprendido aquí nos servirá de base para describir las Cartas ASM de los Sistemas Digitales.

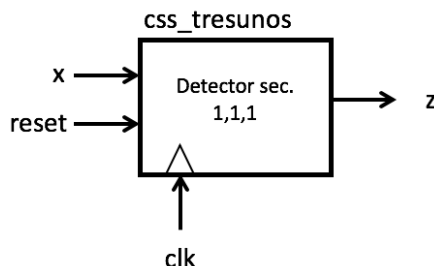
ESTUDIO TEÓRICO

No tienes que entregar nada pero es imprescindible que estudies y tengas a mano la presentación [Introducción a Verilog](#) que puedes encontrar en la página web de la asignatura.

TRABAJO EXPERIMENTAL EN EL LABORATORIO

EJERCICIO 1

- a) Diseña el diagrama de estados de un autómata de Mealy que funcione como detector de la secuencia 1, 1, 1. El circuito tendrá una entrada X y una salida Z que tomará $z=1$ si se reciben 3 ó más 1 consecutivos.



- b) Con ayuda de Xilinx ISE Design Suite, crea un proyecto y realiza la descripción de un módulo Verilog que responda al diagrama de estados anterior.
- c) Comprueba, mediante simulación, que funciona correctamente. Para ello, prueba la siguiente secuencia (comenzando por el estado Reset):
 0, 0, 1, 0, 0, 1, 1, 1, 1, 0, 1, 1, 0, 1, 1, 1, 1, 1, 0
- d) Analiza los resultados.

EJERCICIO 2

- a) Diseña el diagrama de estados de un Autómata de Moore que funcione como detector de la secuencia 1,1,1.
- b) Modifica el código Verilog del apartado 1.b para que responda al nuevo diagrama obtenido.
- c) Comprueba, mediante simulación, que funciona correctamente. Para ello, prueba la siguiente secuencia (comenzando por el estado Reset):
 0, 0, 1, 0, 0, 1, 1, 1, 1, 0, 1, 1, 0, 1, 1, 1, 1, 1, 0
- d) Analiza los resultados

OTROS EJERCICIOS

Según la dinámica de la sesión, se podrán realizar otros ejercicios de descripción y simulación de CSS.

