Problema 1.

Para calcular el número de bits que son necesarios para representar una cantidad, basta con encontrar cuál es la potencia de 2 inmediatamente inferior a la cantidad y cuál es la potencia de 2 inmediatamente superior.

Por ejemplo, con el 50, tenemos que 32<50<64, es decir: $2^5<50<2^6$

Con esto deducimos que en la representación binaria de 50, no debe haber un 1 en la posición de peso 64 ni, por supuesto, en las de peso aún mayor. Por el contrario, sí será necesario colocar un 1 en la posición de peso 32, y puede que en algunas de pesos inferiores. Es por esto que 50 habrá de tener 6 bits, los de pesos $2^5,2^4,2^3,2^2,2^1,2^0$.

De la misma forma encontramos que para 1000, 5000, 100000 y 1000000, son necesarios 10 bits, 13 bits, 17 bits y 20 bits respectivamente.

Problema 7.

(a) $F = (B\overline{C}+\overline{A}D)(A\overline{B}+C\overline{D})$

Aplicamos la propiedad distributiva: $F = (B\overline{C}+\overline{A}D)(A\overline{B}+C\overline{D}) = B\overline{C}\,(A\overline{B}+C\overline{D}) + \overline{A}D(A\overline{B}+C\overline{D}) =$

$= B\overline{C}A\overline{B} + B\overline{C}C\overline{D} + \overline{A}DA\overline{B} + \overline{A}DC\overline{D} = 0$

(b) $F = \overline{B}D+\overline{A}B\overline{C}+ACD+\overline{A}BC$

Simplificamos: $F = \overline{B}D+\overline{A}B\overline{C}+ACD+\overline{A}BC = \overline{B}D+\overline{A}B(\overline{C}+C)+ACD= \overline{B}D+\overline{A}B+ACD$

Tabla de verdad: tenemos que F es 1 si $\overline{B}D$=1 o $\overline{A}B$= 1 o ACD=1, eso sucede en

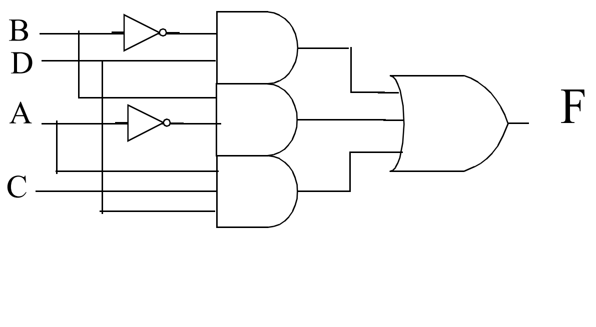
ABCD
- 0 - 1 › $\overline{B}D$=1
0 1 - - › $\overline{A}B$=1
1 - 1 1 › ACD=1

Entonces:

ABCD	F
0 0 0 0	0
0 0 0 1	1
0 0 1 0	0
0 0 1 1	1
0 1 0 0	1
0 1 0 1	1
0 1 1 0	1
0 1 1 1	1
1 0 0 0	0
1 0 0 1	1
1 0 1 0	0
1 0 1 1	1
1 1 0 0	0
1 1 0 1	0
1 1 1 0	0
1 1 1 1	1

CD \ AB	00	01	11	10
00	0	1	0	0
01	1	1	0	1
11	1	1	1	1
10	0	1	0	0

F



Verilog:

- descripción funcional:

```
module mayoria (input A, input B, input C, input D, output F);
        assign F = ~B & D | B & ~A | A & C & D ;
endmodule
```

-descripción estructural:

```
module mayoria (input A, input B, input C, input D, output F);
        wire outa,outb,out1,out2,out3;
        not inv1 (outa, A);
        not inv2 (outb, B);
        and and1 (out1, outb, D);
        and and2 (out2, outa, B);
        and and3 (out3, A, C, D);
        or or1 (F,out1, out2, out3);
endmodule
```

Problema 18.

En las casillas correspondientes a $b_3b_2b_1b_0$= 1010, 1011, 1100, 1101, 1110 y 1111, tendremos inespecificaciones ya que no corresponden a códigos BCD

Cuando X=0 tendremos F=1 en las casillas correspondientes a los siguientes códigos BCD: $b_3b_2b_1b_0$= 0001, 0010, 0100, 0111, 1000, es decir, aquellos códigos que tienen número impar de unos.

Cuando X=1 tendremos F=1 en las casillas correpondientes a los siguientes códigos BCD: $b_3b_2b_1b_0$= 0011, 0110, 1001, es decir, los correspondientes a 3, 6 y 9 que son múltiplos de 3

Como se pide la implementación NAND/NAND que es equivalente a la implementación AND/OR, es decir, suma de productos, haremos la reducción mediante la selección de implicantes primas:

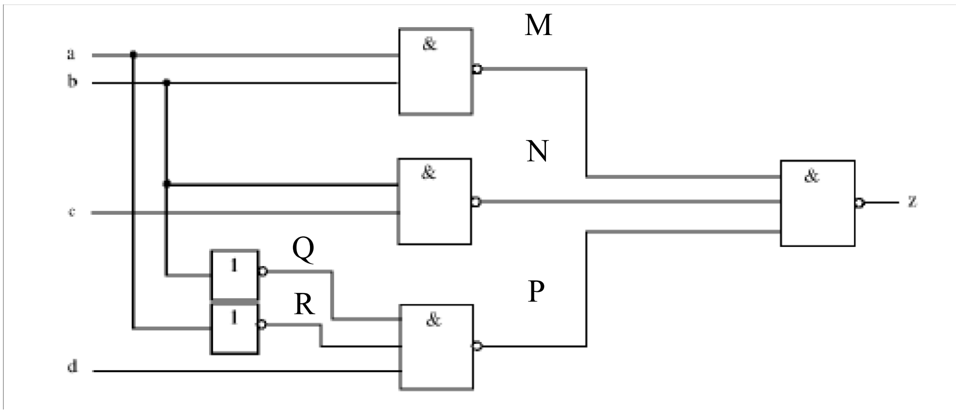
b_1b_0 \ Xb_3b_2	000	001	011	010	110	111	101	100
00	0	1	-	1	0	-	0	0
01	1	0	-	0	1	-	0	0
11	0	1	-	-	-	-	0	1
10	1	0	-	-	-	-	1	0

F

$$F = \overline{X}\,\overline{b_3}\,\overline{b_2}\,\overline{b_1}b_0 + \overline{X}\,\overline{b_2}b_1\overline{b_0} + \overline{X}\,b_2\overline{b_1}\,\overline{b_0} + \overline{X}\,b_3\overline{b_1}\,\overline{b_0} + \overline{X}\,b_2b_1b_0 + X\,b_3\overline{b_1} + X\,\overline{b_2}b_1b_0 +$$
$$+ X\,b_2b_1\overline{b_0}$$

Se puede realizar la función como si se hiciera con AND y OR, y posteriormente sustituir todas las puertas por NAND.

Problema 25.



(a) Realizando el análisis lógico obtenemos $z = a\,b + b\,c + \overline{a}\,\overline{b}\,d$, esto correspondería al siguiente mapa.

cd \ ab	00	01	11	10
00	-	0	1	0
01	1	0	-	0
11	1	1	-	1
10	-	1	1	1

z

Sin embargo, la función $F = \pi(4,5,6,7,8,9)\ d(0,2,13,15)$, corresponde a este otro mapa:

cd \ ab	00	01	11	10
00	-	0	1	0
01	1	0	-	0
11	1	0	-	1
10	-	0	1	1

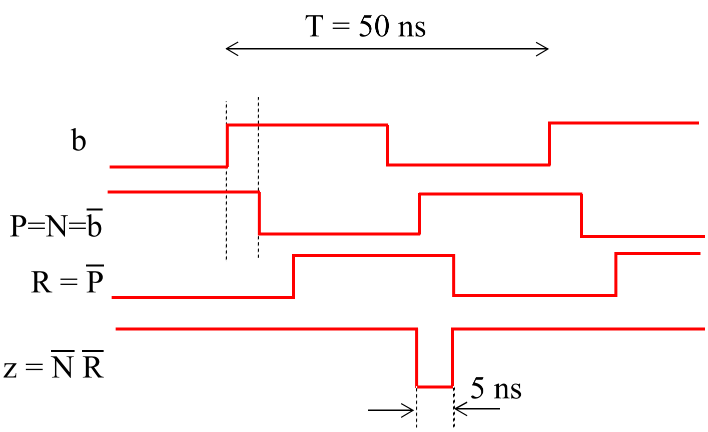
F

Y la expresión en suma de productos correspondiente es $F = a\,b + a\,c + \bar{a}\,\bar{b}\,d$, con lo que para obtener el circuito correcto bastaría cambiar la conexión a ´b´ por una conexión a ´a´ en la puerta central del circuito del enunciado.

(b) Suponiendo acd = 011 y b periódica con frecuencia 20Mhz, calculamos en primer lugar el periodo de b:

$$T = \frac{1}{(20 \cdot 10^6)} s = 0,5 \cdot 10^{-7} s = 50 ns$$

A continuación, propagamos las ondas por todos los nudos del circuito.



Si hubiéramos sustituido acd = 011 en la expresión de z:

$$z = a\,b + b\,c + \bar{a}\,\bar{b}\,d = b + b + \bar{b} = b + \bar{b} = 1$$

Esto no se corresponde con la onda obtenida. Se trata por tanto de un azar lógico.