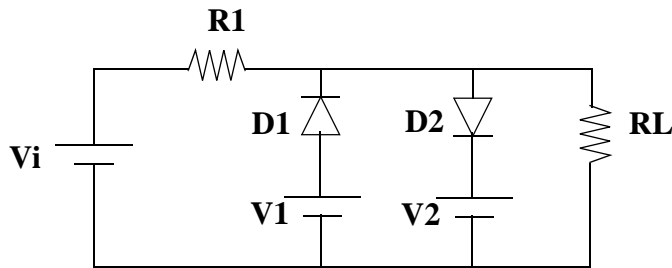


ALUMNO: _____

1. Para el circuito de la figura, y suponiendo diodos ideales, obtenga la intensidad que circula por cada rama y la tensión en cada nodo, para los siguientes casos: (a) $V_i = 10V$, (b) $V_i = 1V$ y (c) $V_i = -10V$.

Datos: $R_1 = 750\Omega$, $V_1 = -1V$, $V_2 = 1V$, $R_L = 250\Omega$. (3 puntos)



2. Diseñe un circuito de 4 entradas y 4 salidas. Se trata de un convertidor de código. La palabra de entrada se recibe en código binario y la de salida debe proporcionarse en código Gray. Las salidas han de nombrarse: z_3 , z_2 , z_1 y z_0 , siendo z_3 el bit más significativo y z_0 el menos significativo. Se pide:

(a) la realización de z_2 mediante decodificador con salidas activas en bajo y NAND

(b) la realización de z_1 mediante el circuito mínimo en dos niveles NOR considerando doble raíl

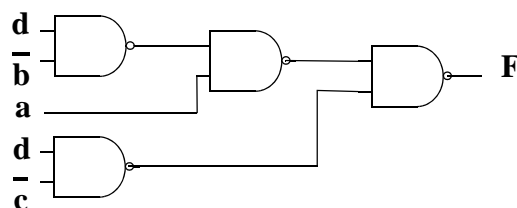
(c) la realización de z_0 mediante MUX 8:1 considerando doble raíl

(3 puntos)

3. Diseñe un circuito aritmético cuyas entradas de datos sean dos números con signo A y B de n bits, y cuya salida sea un número F de n bits. La salida, F, ha de mostrar la suma de A con el valor absoluto de B, es decir, $F = A + |B|$. Todos los datos son expresados en notación complemento a dos. Puede usar módulos sumadores. (2 puntos)

4. Obtenga el cronograma correspondiente a la señal F cuando $a=1$, $b=0$, $c=0$ y d es una señal cuadrada de periodo 50 ns. El retraso de las puertas es de 5 ns.

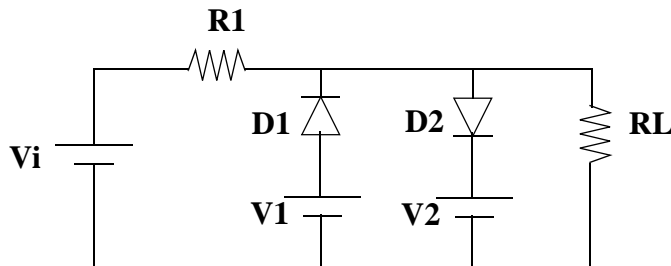
(2 puntos)



ALUMNO: _____

1. Para el circuito de la figura, y suponiendo diodos ideales, obtenga la intensidad que circula por cada rama y la tensión en cada nodo, para los siguientes casos: (a) $V_i = 20V$, (b) $V_i = 2V$ y (c) $V_i = -20V$.

Datos: $R_1 = 750\Omega$, $V_1 = -1V$, $V_2 = 1V$, $R_L = 250\Omega$. (3 puntos)



2. Diseñe un circuito de 4 entradas y 4 salidas. Se trata de un convertidor de código. La palabra de entrada se recibe en código Gray y la de salida debe proporcionarse en código binario. Las salidas han de nombrarse: z_3, z_2, z_1 y z_0 , siendo z_3 el bit más significativo y z_0 el menos significativo. Se pide:

(a) la realización de z_2 mediante decodificador con salidas activas en alto y NOR

(b) la realización de z_1 mediante el circuito mínimo en dos niveles NAND considerando doble raíl

(c) la realización de z_0 mediante MUX 8:1 considerando doble raíl

(3 puntos)

3. Diseñe un circuito aritmético cuyas entradas de datos sean dos números con signo A y B de n bits, y cuya salida sea un número F de n bits. La salida, F, ha de mostrar la suma de A con el valor absoluto de B, es decir, $F = A + |B|$. Todos los datos son expresados en notación complemento a dos. Puede usar módulos sumadores. (2 puntos)

4. Obtenga el cronograma correspondiente a la señal F cuando $a=0$, $b=1$, $c=1$ y d es una señal cuadrada de periodo 50 ns. El retraso de las puertas es de 5 ns.

(2 puntos)

