

ALUMNO: \_\_\_\_\_

1. Un determinado circuito secuencial con biestables JK, tiene las siguientes funciones de entrada:

$$J_A = x \cdot Q_B + \bar{y} \cdot \bar{Q}_B$$

$$J_B = x \cdot \bar{Q}_A$$

$$K_A = x \cdot \bar{y} \cdot \bar{Q}_B$$

$$K_B = x \cdot \bar{y} + Q_A$$

y de salida:

$$z = x \cdot y \cdot Q_A + \bar{x} \cdot \bar{y} \cdot Q_B$$

Obtenga:

- (a) El circuito lógico.
  - (b) Tabla de excitación/salida
  - (c) Tabla de transición/salida
  - (d) Tabla de estados/salida
  - (e) Diagrama de estados
2. Un circuito secuencial tipo Mealy tiene una entrada X de datos serie de un bit sincronizada con una señal de reloj CLK. La salida Z del circuito tiene dos bits  $Z_1Z_0$ . El circuito se mantiene normalmente con  $Z_1Z_0 = 00$  pero pasa a  $Z_1Z_0 = 01$  cuando se detecta la secuencia 0101. Del mismo modo, pasa a  $Z_1Z_0 = 10$  cuando detecta la secuencia 1110. Cada vez que detecta una secuencia correcta el circuito vuelve a su estado inicial. Obtenga el diagrama de estados.
3. Se dispone de un contador módulo 16 con tres entradas de control: CLEAR asíncrono, CUENTA que si vale 0 inhibe el contador, y LOAD síncrono. Se pide:
- a) Realizar la descripción estructural y funcional de este contador.
  - b) Construir, empleando este dispositivo como base y puertas lógicas, un contador módulo 10 que cuente de 0 a 9.
  - c) Empleando contadores como el descrito en el enunciado y puertas lógicas, diseñar un contador módulo 52 que cuente de 0 a 51.
  - d) Diseñar una etapa típica del contador descrito empleando biestables T.