

ALUMNO: _____

1. Un determinado circuito secuencial con biestables JK, tiene las siguientes funciones de entrada:

$$J_A = x \cdot Q_B + \bar{y} \cdot \bar{Q}_B$$

$$J_B = x \cdot \bar{Q}_A$$

$$K_A = x \cdot \bar{y} \cdot \bar{Q}_B$$

$$K_B = x \cdot \bar{y} + Q_A$$

y de salida:

$$z = x \cdot y \cdot Q_A + \bar{x} \cdot \bar{y} \cdot Q_B$$

Obtenga:

- (a) El circuito lógico.
 (b) Tabla de excitación/salida

$Q_A Q_B \backslash xy$	00	01	11	10
00	10,00,0	00,00,0	00,10,0	11,11,0
01	00,00,1	00,00,0	10,10,0	10,11,0
11	00,01,1	00,01,0	10,01,1	10,01,0
10	10,01,0	00,01,0	00,01,1	11,01,0

$J_A K_A, J_B K_B, z$

- (c) Tabla de transición/salida

$Q_A Q_B \backslash xy$	00	01	11	10
00	10,0	00,0	01,0	11,0
01	01,1	01,0	11,0	10,0
11	10,1	10,0	10,1	10,0
10	10,0	10,0	10,1	00,0

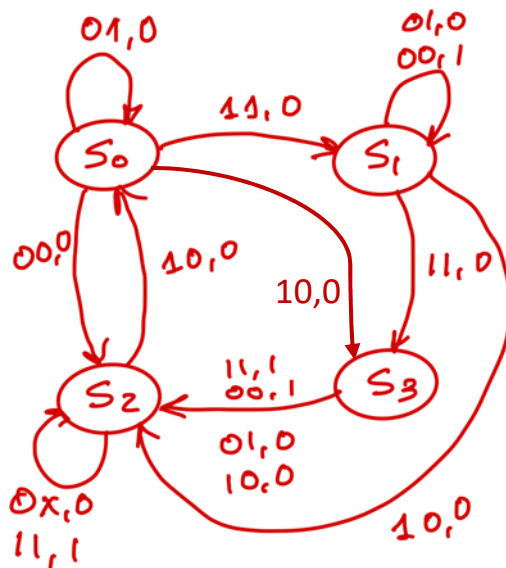
$Q_A Q_B, z$

(d) Tabla de estados/salida

$Q_A Q_B$ \ xy	00	01	11	10
S_0	$S_2, 0$	$S_0, 0$	$S_1, 0$	$S_3, 0$
S_1	$S_1, 1$	$S_1, 0$	$S_3, 0$	$S_2, 0$
S_3	$S_2, 1$	$S_2, 0$	$S_2, 1$	$S_2, 0$
S_2	$S_2, 0$	$S_2, 0$	$S_2, 1$	$S_0, 0$

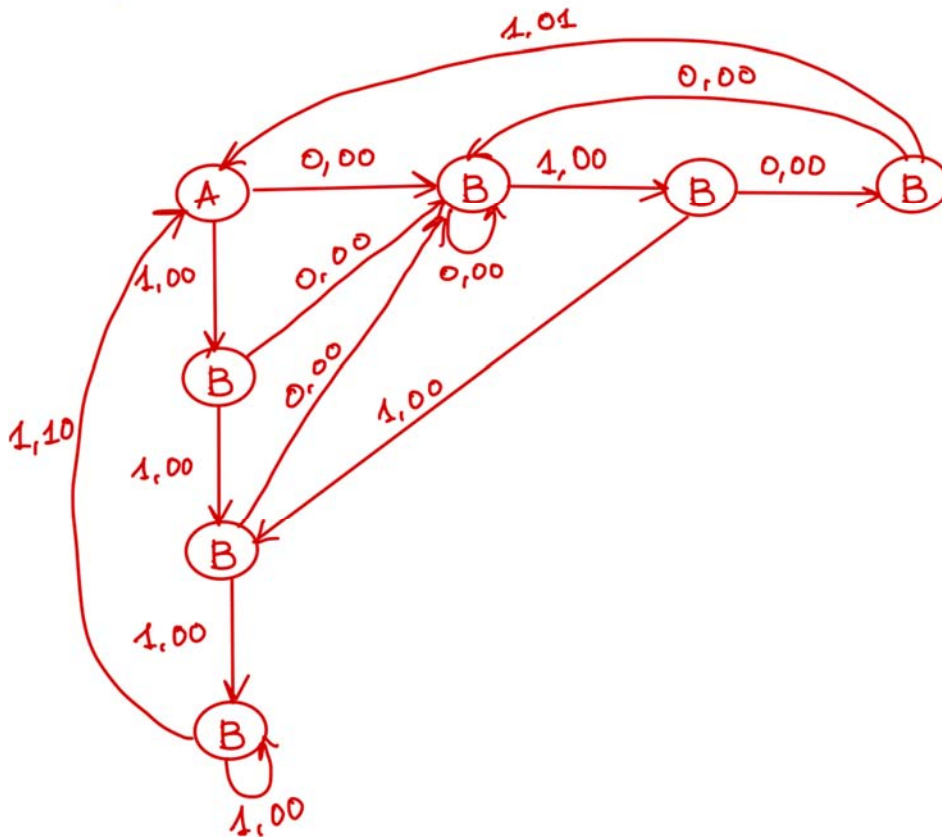
$Q_A Q_B, z$

(e) Diagrama de estados

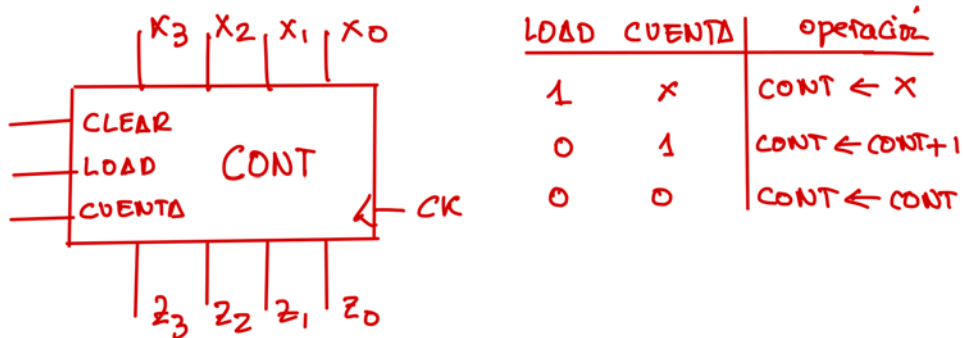


2. Un circuito secuencial tipo Mealy tiene una entrada X de datos serie de un bit sincronizada con una señal de reloj CLK. La salida Z del circuito tiene dos bits Z_1Z_0 . El circuito se mantiene normalmente con $Z_1Z_0 = 00$ pero pasa a $Z_1Z_0 = 01$ cuando se detecta la secuencia 0101. Del mismo modo, pasa a $Z_1Z_0 = 10$ cuando detecta la secuencia 1110. Cada vez que detecta una secuencia correcta el circuito vuelve a su estado inicial. Obtenga el diagrama de estados.

0101 → 01
 1110 → 10

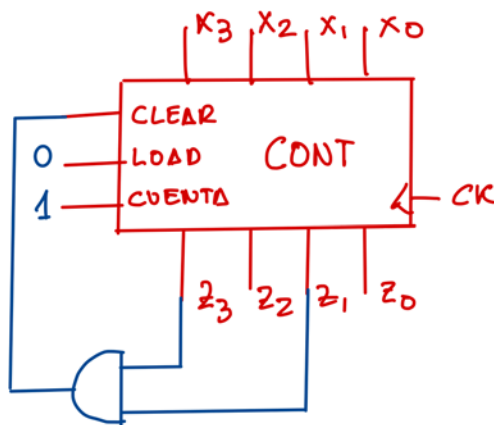


3. Se dispone de un contador módulo 16 con tres entradas de control: CLEAR asíncrono, CUENTA que si vale 0 inhibe el contador, y LOAD síncrono. Se pide:
- a) Realizar la descripción estructural y funcional de este contador.

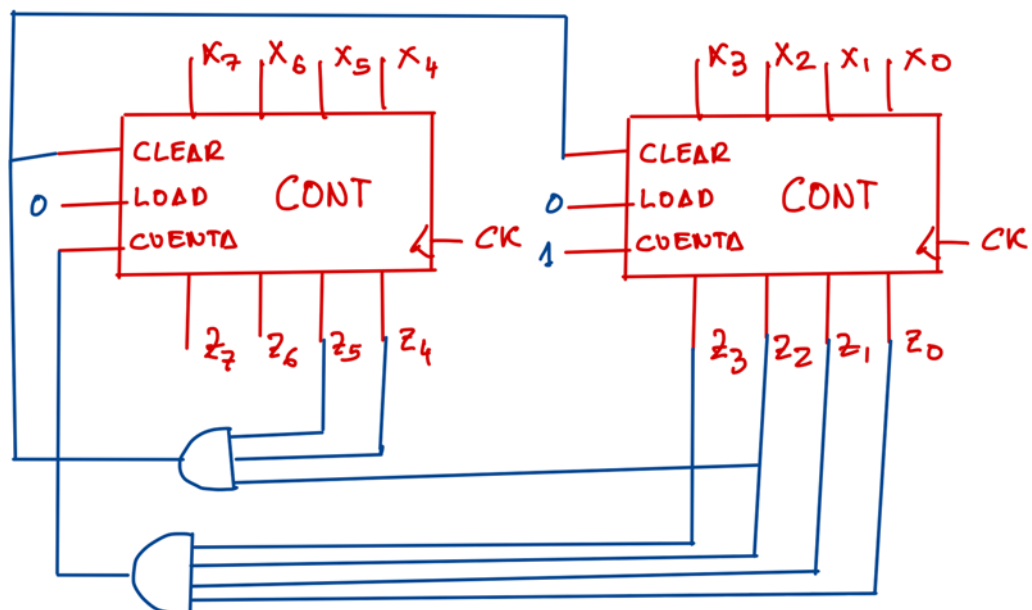


- b) Construir, empleando este dispositivo como base y puertas lógicas, un contador módulo 10 que cuente de 0 a 9.

Como el clear es asíncrono detectamos el 10 (1010):



- c) Empleando contadores como el descrito en el enunciado y puertas lógicas, diseñar un contador módulo 52 que cuente de 0 a 51.



Se han conectado en cascada dos contadores módulo 16 para obtener un contador módulo 256. Después se ha detectado el 52 (110100) para activar el clear asíncrono.

d) Diseñar una etapa típica del contador descrito empleando biestables T.

LOAD	CUENTA	operación	T_i
1	X	$CONT \leftarrow X$	$X_i \oplus q_i$
0	1	$CONT \leftarrow CONT + 1$	$q_{i-1} q_{i-2} \dots q_1 q_0$
0	0	$CONT \leftarrow CONT$	0

$$\text{Carga de } X_i \left\{ \begin{array}{l} X_i = 0 \Rightarrow \begin{array}{l} \text{si } q_i = 0 \quad T_i = 0 \\ \text{si } q_i = 1 \quad T_i = 1 \end{array} \left. \vphantom{\begin{array}{l} X_i = 0 \\ X_i = 1 \end{array}} \right\} T_i = q_i \\ \\ X_i = 1 \Rightarrow \begin{array}{l} \text{si } q_i = 0 \quad T_i = 1 \\ \text{si } q_i = 1 \quad T_i = 0 \end{array} \left. \vphantom{\begin{array}{l} X_i = 1 \\ X_i = 0 \end{array}} \right\} T_i = \overline{q_i}
 \end{array}$$

$$T_i = \overline{X_i} q_i + X_i \overline{q_i} = X_i \oplus q_i$$

