ESTRUCTURA DE COMPUTADORES -TI

Convocatoria oficial de septiembre 2013		

APELLIDOS Y NOMBRE:

Problema 1. Se desea realizar una calculadora con 8 registros R0,R1,R2,...R7 que sea capaz de realizar las operaciones RD \leftarrow RD + RF y RD \leftarrow RD - RF , D y F \in {0,1,2,...,7} y vienen determinados por $D_2D_1D_0$ y $F_2F_1F_0$ (6 bits para indicar registros fuente y destino). Se pide:

- a)La unidad de datos completa. No se desea una solución multiplexada. Puede elegir si los registros tienen buses de entrada y salida separados o un único bus bidireccional.
- b)La descripción RT y Verilog de los registros
- c)La carta ASM de la unidad de control y su descripción Verilog.

Problema 2.- Se desea añadir la instrucción **LoaD W**ord al juego de instrucciones del CS2010, con la sintaxis **LDW RL,RH,(RB)** y cuyo efecto sería

 $RL \leftarrow MEMDAT[RB] y RH \leftarrow MEMDAT[RB+1]$

de forma que se cargaría en los registros R_L y R_H la palabra de 16 bits que hay en la memoria de datos en la dirección indicada por R_B. Fíjese en que R_L, R_H y R_B pueden ser cualquiera de los registros del fichero de registros del CS2010.

Se pide:

- a) Elija el formato de instrucción más apropiado o cree uno nuevo si es necesario para implementar dichas instrucciones. Asigne un código de operación para la nueva instrucción y, como ejemplo, escriba el código máquina completo de la instrucción **LDW R6,R7,(R5)**.
- b) Indique los cambios estructurales necesarios que hay que realizar en la unidad de datos para poder incluir estas nuevas instrucciones. Si fuera necesario describa a nivel RT los cambios realizados. Es importante que las instrucciones ya existentes puedan seguir funcionando sin cambios con la nueva arquitectura. Valore si sería interesante que uno de los cambios estructurales fuese dotar al registro MAR de la funcionalidad de incrementar su valor en una unidad.
- c) Indique la secuencia de micro-operaciones que deben realizarse durante la fase de ejecución de esta nueva instrucción (tanto las transferencias RT como las señales a activar en cada ciclo de reloj).

Problema 3. Se desea diseñar un sistema de riego que pueda funcionar de forma automática y manual. El funcionamiento manual hace que al activarse un pulsador se abra la válvula de salida del agua durante 1 hora. El funcionamiento automático se basa en un sensor de humedad que es consultado cada 8 horas. Dicho sensor proporciona niveles de humedad de 0 a 255 codificados mediante 8 bits. El riego se activará si el valor detectado es inferior a 30.

El sistema diseñado se basará en el Atmega328P a 1Mhz. El pulsador (que no posee resistencia de pull-up) se conectará al pin 0 del puerto C. La señal que permite abrir la válvula de riego se conectará al pin 1 del puerto C. Los 8 bits que proporcionan el valor de la humedad se conectan al puerto B.

El tiempo será contabilizado mediante una subrutina de interrupción que cada vez que transcurre 1 segundo incrementará los registros R25-R24 (ADIW). Para comprobar que han transcurrido 1 u 8 horas se comparará con 3600 y 28.800 respectivamente (deberán utilizar CP y CPC y realizar la comparación en dos veces ya que son números que deben codificarse en 16 bits). Los registros R25-R24 deben reiniciarse al poner en marcha el riego y cada vez que el sensor de humedad es consultado.

El programa debe instalar adecuadamente las interrupciones del timer y contener las siguientes

partes:

- a) Rutina de configuración de entrada salida. Que establezca los valores adecuados de los registros asociados a los temporizadores y puertos utilizados.
- b) Rutina de interrupción. Dentro de la misma debe programarse el incremento de los registros R25-R24
- c) Programa principal. Se basará en el valor del pulsador o del sensor de humedad para poner en marcha el riego. Pondrá a cero en los momentos adecuados R25-R24. Consultará R25-R24 para determinar si debe parar el riego o consultar el sensor de humedad.

Se deben de comentar y justificar adecuadamente el código