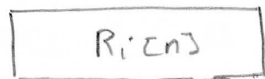
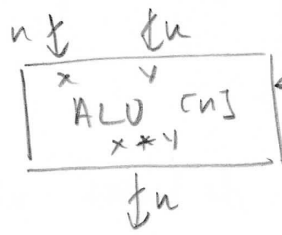


PROBLEMA 9

Registros



$i = 0, 1, 2, 3$



← selec op.

* dependiera de las variables de selección de la operación

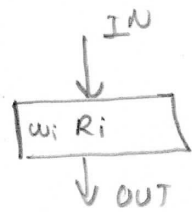
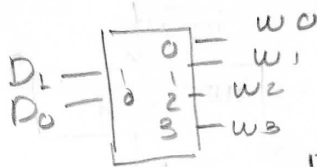
Dato fuente A : $A_1 A_0$

Dato fuente B : $B_1 B_0$

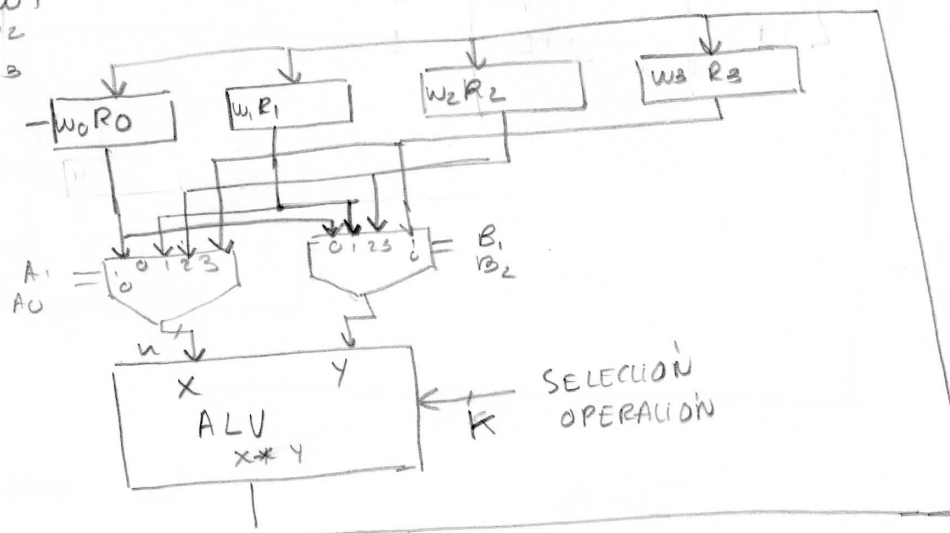
Dato destino D : $D_1 D_0$

[9.1] Esquema de conexión basado en MUX

Los registros tendrán terminales de entrada y salida separados.



w_i	$R_i \leftarrow$	OUT
0	R_i	$[R_i]$
1	IN	$[R_i]$

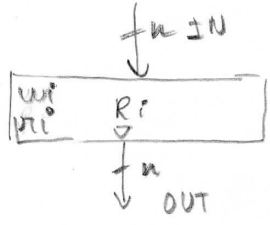


$$D \leftarrow A * B$$

Power $D_1 D_0$, $A_1 A_0$, E
SELECCIÓN OPERACIÓN

La operación se realiza en un solo ciclo de reloj

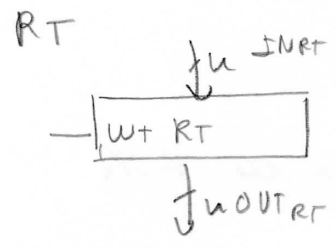
9.2



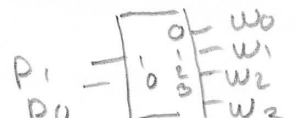
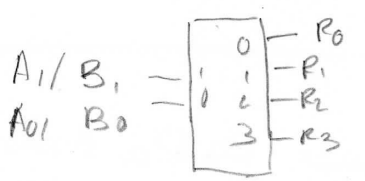
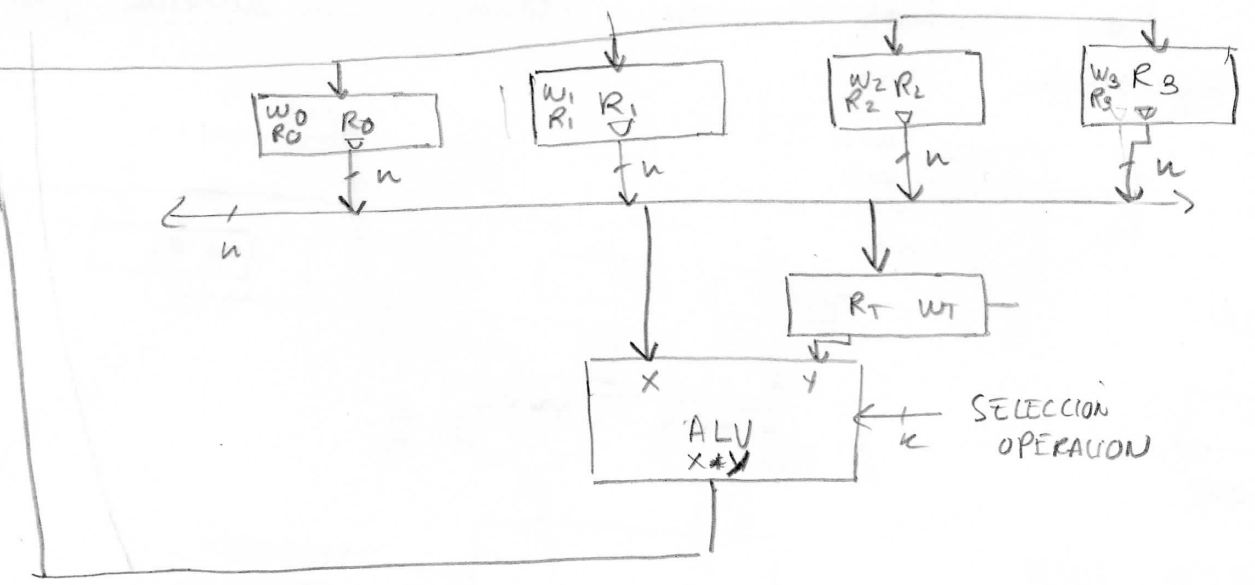
w_i	r_i	$R_i \leftarrow$	OUT
0	0	R_i	H.I
0	1	R_i	[R_i]
1	0	IN	H.I
1	1	IN	[R_i]

La solución dependerá del n.º de buses utilizados. Existen varias soluciones. En teoría se han visto.

Se propone el uso de un bus para conexión de datos a la ALU, lo que requeriría un registro temporal



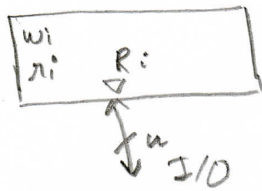
WT	$R_i \leftarrow$	OUT $_{RT}$
0	RT	[RT]
1	IN $_{RT}$	[RT]



Se necesitan dos ciclos para completar la operación

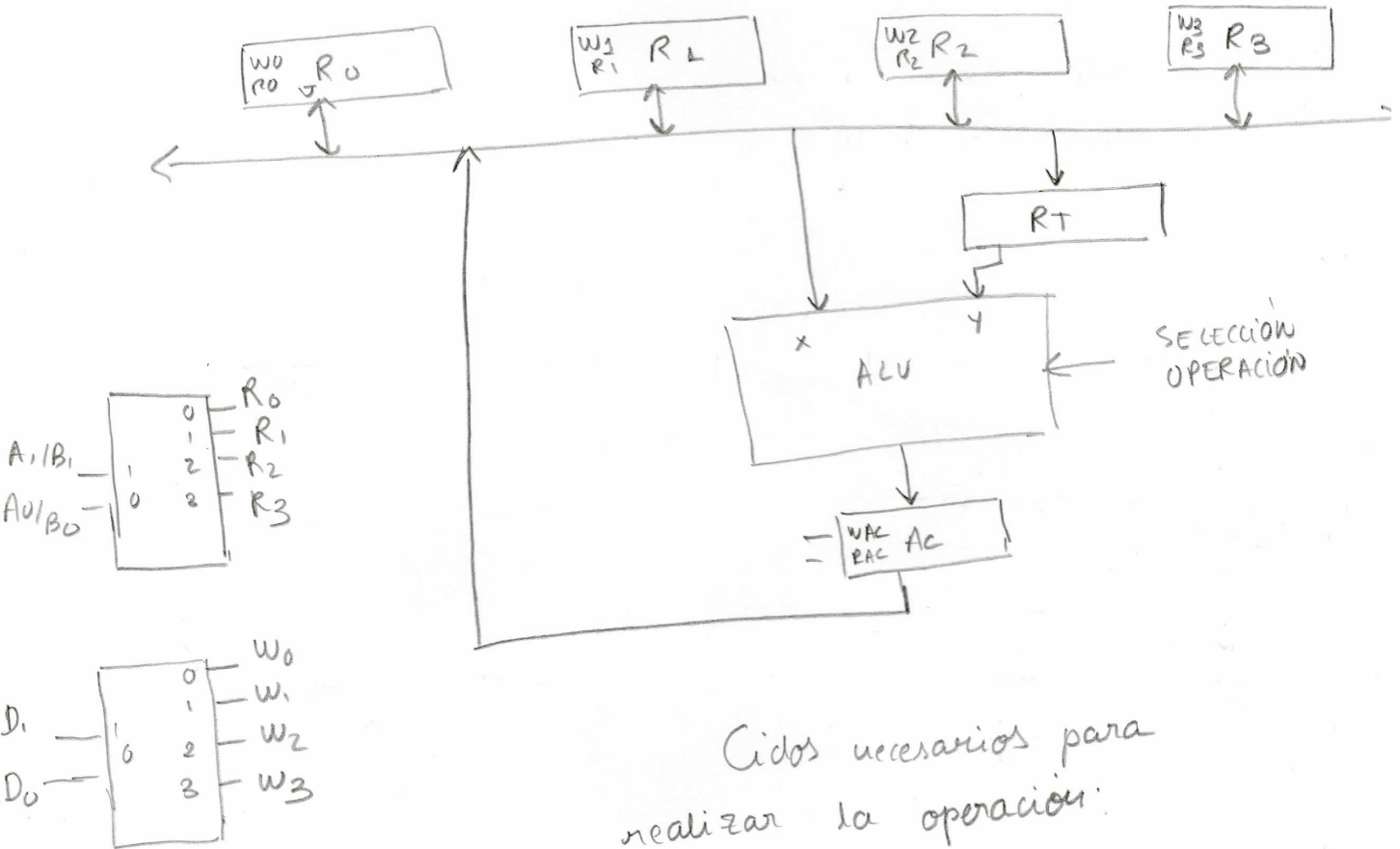
1. $RT \leftarrow B$ PONER $B_1 B_0$, WT
2. $D \leftarrow A * B$ PONER $A_1 A_0, P_1 P_0$ SELECCION OPERACION

9.3



$w_i x_i$	$R_i \leftarrow$	I/O
0 0	R_i	H.I
0 1	R_i	$[R_i]$
1 0	I/O	Dato
1 1		Prohibido

Suponiendo que utilizamos sólo un bus nos quedaría



Ciclos necesarios para realizar la operación:

Primer ciclo

$$R_T \leftarrow B \quad \text{POWER } B_1 B_0, W_T$$

Segundo ciclo

$$Ac \leftarrow A * R_T \quad \text{POWER } A_1 A_0, WAC \text{ SELECCIÓN OPERACIÓN}$$

Tercer ciclo

$$\dots \quad \text{POWER } D_1 D_0, RAC$$

PROBLEMA 10:

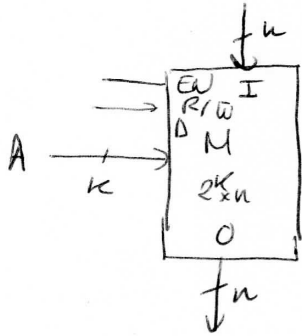
Se desea implementar

W: $M \leftarrow MBR$

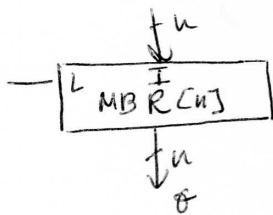
R: $MBR \leftarrow M$

E: $MBR \leftarrow EXR$

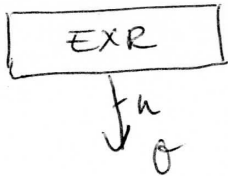
Memoria:



EN	R/W	OPERACION	σ
0	x	$M \leftarrow M$	\emptyset
1	0	$M \leftarrow I$	\emptyset
1	1	$M \leftarrow M$	$[M]$



L	OPERACION	σ
0	$MBR \leftarrow MBR$	$[MBR]$
1	$MBR \leftarrow I$	$[MBR]$



$\sigma = [EXR]$

Se debe proporcionar conexiones que permitan cargar datos tanto desde la memoria como del registro EXR

