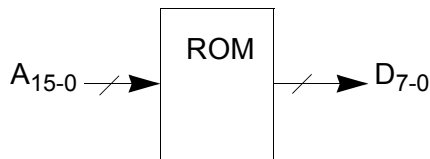


ALUMNO: \_\_\_\_\_

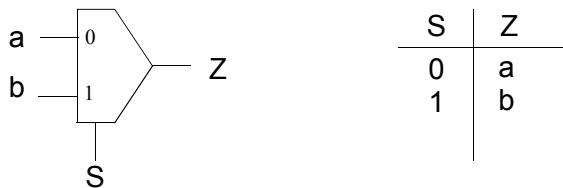
**Apartado 1: (2 pts)**

- Explique qué caracteriza a una memoria de acceso aleatorio.
- Para una memoria semiconductora de acceso aleatorio (RAM o ROM) defina: celda, palabra, anchura de palabra y capacidad.
- En la figura se muestra un ejemplo de ROM (su diagrama de bloque). Señale en él las líneas de dirección y las líneas de datos. Diga qué capacidad tiene la memoria. Diga cuántas palabras contiene. Diga de qué longitud son cada una de estas palabras.



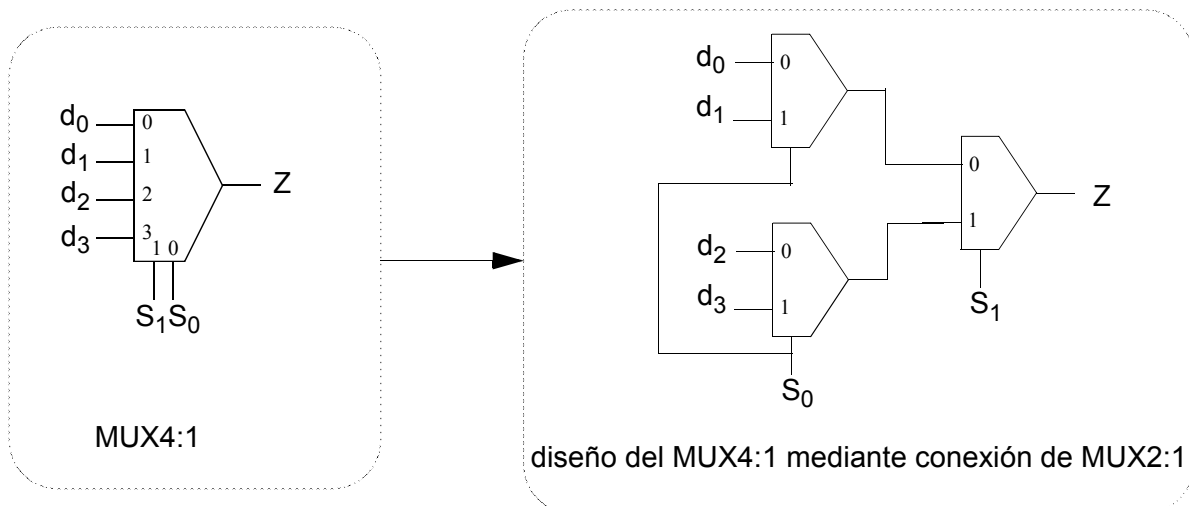
**Apartado 2: (2 pts)**

Describa en Verilog un multiplexor de dos canales (MUX2:1). Utilice una descripción procedimental.



**Apartado 3: (2 pts)**

Se quiere realizar un multiplexor de 4 canales (MUX4:1) mediante tres MUX2:1 conectados como se muestra en la figura. Obtenga el código Verilog.



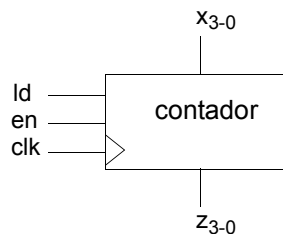
**Apartado 4: (2 ptos)**

Complete el siguiente código Verilog correspondiente al contador cuyo diagrama de bloque y tabla de operación se muestran.

```

module contador (input clk, ld, en, input [3:0] x,
                 output cy, output [3:0] z);
    reg [3:0] q;
    always @(posedge clk)
        ;
endmodule

```



ld	en	operación
1	x	$q \leq x$
0	1	$q \leq q+1$
0	0	$q \leq q$

**Apartado 5: (2 ptos)**

Obtenga el código Verilog del *testbench* necesario para poder comprobar mediante simulación el comportamiento del contador del apartado 4. Las ondas que se quieren aplicar son las siguientes:

