

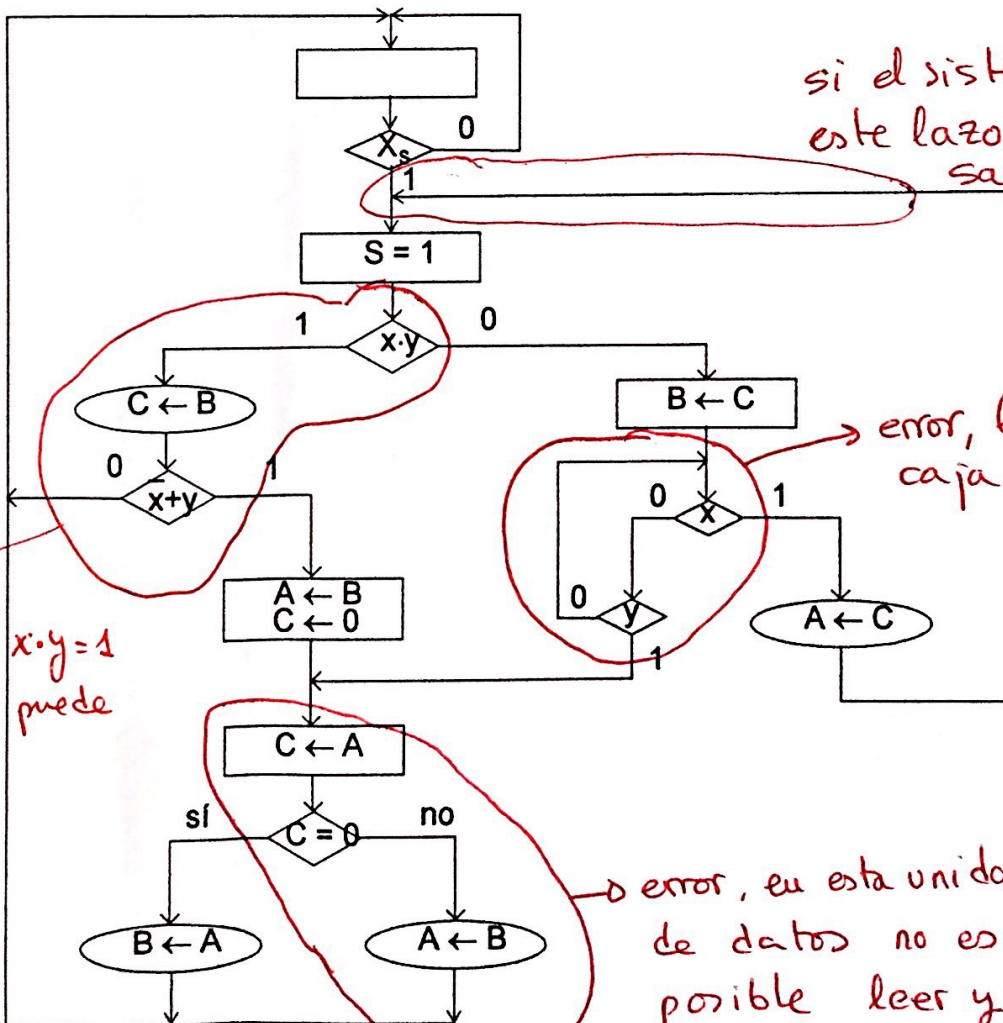
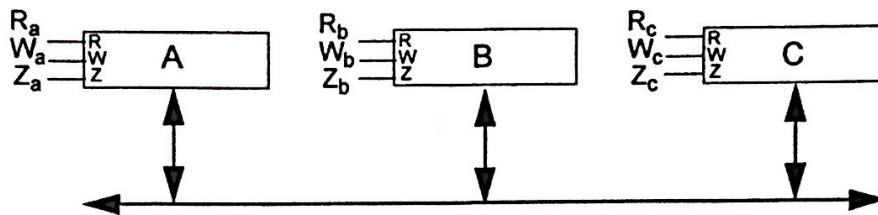
**Boletín 1: Diseño de sistemas digitales a nivel RT**

**X Problema 10**

La figura muestra una carta ASM de un sistema así como la unidad de datos correspondiente. En dicha carta,  $x$  e  $y$  son entradas que pueden tener cualquier valor binario, permaneciendo constantes desde que  $X_s$  se hace 1.

10.1 Proporcione la descripción Verilog de la unidad de datos

10.2 Especifique todos los errores de la carta, comentándolos brevemente.



*si el sistema entra en este lazo no podrá salir pues  $x$  e  $y$  son constantes*

*error, lazo sin caja de estado*

*error, si  $x \cdot y = 1$   $\bar{x} + y$  no puede ser 0*

*error, en esta unidad de datos no es posible leer y escribir en  $\Delta$  simultáneamente*