

```

module Unidad_de_Control (
    input clk, reset,           // Complete con el resto
    output reg                 // de entradas y salidas
);
parameter S0 =                , // Complete la lista de estados
           S1 =                ,
           SF =                ;

reg [  :0] current_state, next_state; // Complete la declaración de variables de estado

always @ ( posedge clk, posedge reset )
begin
    if (                        ) // Complete el "if"
        else                    // Complete el "else"
    end

always @ ( current_state,      ) //Complete con las entradas adecuadas
begin
    // Inicialice aquí las salidas

    case (current_state)      // Complete el "case"
        S0: begin
            end
        SF: begin
            end
    endcase
end
endmodule

```