

PROYECTO DOCENTE ASIGNATURA "CIRCUITOS Y PERIFÉRICOS PARA SOC"

DATOS BÁSICOS DE LA ASIGNATURA

Titulación:

MASTER EN INGENIERIA DE COMPUTADORES Y REDES

Asignatura:

CIRCUITOS Y PERIFÉRICOS PARA SOC

Código:

-

Curso:

1

Año del plan de estudio:

2010

Tipo:

OPTATIVA

Período de impartición:

2/2

Ciclo:

2

Departamento:

TECNOLOGÍA ELECTRÓNICA

Área:

TECNOLOGÍA ELECTRÓNICA

Centro:

ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA INFORMÁTICA

Horas totales (ECTS):

150

Horas presenciales (ECTS):

30

Horas no presenciales (ECTS):

120

Créditos totales (ECTS):

6

PROFESORADO

Alejandro Millán (COORDINADOR/A)

OBJETIVOS Y COMPETENCIAS

Objetivos docentes específicos

Conocer y saber aplicar el flujo de diseño de sistemas DSP sobre dispositivos reconfigurables tipo FPGA así como comprender las características de dichos dispositivos que permiten realizar implementaciones de alto rendimiento en este ámbito.

Competencias

Generales

G02. Capacidad de concebir, diseñar, poner en práctica y adoptar un proceso sustancial de investigación con seriedad académica. Esta competencia incluye las capacidades de análisis y síntesis, de organizar y planificar, de resolver problemas, de trabajar en equipo y de tomar decisiones. (Se entrena de forma intensa.)

G05. Comunicación con sus colegas, con la comunidad académica en su conjunto y con la sociedad en general acerca de sus áreas de conocimiento. Esta competencia incluye las capacidades de conocer y saber actuar dentro del sistema de investigación español y europeo (organismos públicos de investigación, Programas de investigación y de formación de investigadores, equipos y grupos de investigación, etc.), la comunicación oral y escrita en español y en inglés, y la habilidad para trabajar en un contexto internacional. (Se entrena de forma leve.)

G07. Capacidad para la integración de tecnologías, aplicaciones, servicios y sistemas propios de la Ingeniería Informática, con carácter generalista, y en contextos más amplios y multidisciplinares. (Se entrena de forma intensa.)

G08. Capacidad para la planificación estratégica, elaboración, dirección, coordinación y gestión técnica y económica en los ámbitos de la ingeniería informática relacionados, entre otros, con: sistemas, aplicaciones, servicios, redes, infraestructuras o instalaciones informáticas y centros o factorías de desarrollo de software, respetando el adecuado cumplimiento de los criterios de calidad y medioambientales y en entornos de trabajo multidisciplinares. (Se entrena de forma leve.)

G09. Capacidad para la dirección de proyectos de investigación, desarrollo e innovación, en empresas y centros tecnológicos, con garantía de la seguridad para las personas y bienes, la calidad final de los productos y su homologación. (Se entrena de forma moderada.)

G10. Capacidades para entender, aplicar y respetar los principios generales del respeto a los

derechos fundamentales y a la igualdad entre hombres y mujeres, así como la promoción de los derechos humanos, de accesibilidad, de igualdad de oportunidades y de no discriminación. (Se entrena de forma moderada.)

Específicas

E01. Capacidad para modelar, diseñar, definir la arquitectura, implantar, gestionar, operar, administrar y mantener aplicaciones, redes y sistemas. (Se entrena de forma moderada)

E08. Capacidad de diseñar y desarrollar sistemas, aplicaciones y servicios informáticos en sistemas empotrados y ubicuos, dentro de la Ingeniería de Computadores y Redes, como los System on Chip (SoC). (Se entrena de forma intensa)

E11. Investigar y desarrollar con tecnologías innovadoras los campos de aplicación de la Informática industrial más estrechamente vinculados a la ingeniería del hardware y las comunicaciones, como son los de: arquitecturas de computadores y supercomputadores, computación ubicua, circuitos integrados digitales VLSI, automatización, instrumentación, control de procesos, operación en tiempo real, robótica, sistemas de comunicación y redes de ordenadores avanzados, gestión inteligente de redes, procesamiento digital de voz e imágenes, redes de datos o domótica entre otros. (Se entrena de forma intensa)

E14. Conocer y aplicar tecnologías, componentes y herramientas de modelado, diseño, simulación y desarrollo de computadores, circuitos integrados, sistemas empotrados y redes, y de aplicaciones específicas. (Se entrena de forma intensa)

CONTENIDOS DE LA ASIGNATURA

Relación sucinta de los contenidos (bloques temáticos en su caso)

Tema 1: Sistemas DSP basados en FPGA

Tema 2: Introducción a System Generator

Tema 3: Conceptos básicos de Simulink

Tema 4: Captura básica de diseños Xilinx

Tema 5: Enrutamiento de señales

Tema 6: Implementación del control del sistema

Tema 7: Sistemas multitasa

Tema 8: Diseño de filtros

Relación detallada y ordenación temporal de los contenidos

Tema 1: Sistemas DSP basados en FPGA

- Ventajas del paralelismo
- Arquitectura básica de una FPGA
- VirtexTM-II Pro, Virtex-4, Virtex-5 y Familia SpartanTM-3
- Últimas familias: Virtex-6 y Spartan-6
- Ventajas de usar FPGA para DSP
- Ventajas del slice DSP48

Tema 2: Introducción a System Generator

- Introducción
- Flujo de diseño basado en System Generator
- Resumen

Tema 3: Conceptos básicos de Simulink

- Introducción
- Estímulo y respuesta
- Periodo de muestreo
- Solvers
- Espacio de trabajo
- Jerarquía de diseño y subsistemas enmascarados
- Resumen

Tema 4: Captura básica de diseños Xilinx

- Bloques Gateway In/Gateway Out
- Tipos de datos
- Construcción de diseños mediante captura de diseños Xilinx
- Bloque System Generator
- Verificación de hardware
- Resumen

Tema 5: Enrutamiento de señales

- Conversión de señales
- Selección de bits: bloques Reinterpret, Convert, Concat y Slice
- Bloque BitBasher
- Bloque Expression
- Resumen

Tema 6: Implementación del control del sistema

- Mecanismo de control
- Manipulación de ráfagas de datos
- Bloque MCode
- Resumen

Tema 7: Sistemas multitasa

- Sistemas multitasa
- Bloques de modificación de la frecuencia de muestreo
- Reglas de propagación de Simulink
- Hardware
- Resumen

Tema 8: Diseño de filtros

- Introducción
- Filtros soportados
- FDATool
- Resumen

ACTIVIDADES FORMATIVAS

Relación de actividades formativas del primer semestre

Clase teóricas

Horas presenciales:

13

Horas no presenciales:

52

Competencias que desarrolla:

G05, G07, G10, E01, E08, E14

Metodología de enseñanza-aprendizaje:

Método expositivo

Prácticas de Laboratorio

Horas presenciales:

13

Horas no presenciales:

52

Competencias que desarrolla:

G02, G07, G08, G09, G10, E01, E08, E11, E14

Metodología de enseñanza-aprendizaje:

Aprendizaje basado en problemas y Aprendizaje orientado a proyectos

Exámenes

Horas presenciales:

2

Horas no presenciales:

8

Tipo de examen:

Teórico

Actividades académicas dirigidas sin presencia del profesor

Horas presenciales:

2

Horas no presenciales:

8

Competencias que desarrolla:

G02, G07, G08, G09, G10, E01, E08, E11, E14

Metodología de enseñanza-aprendizaje:

Aprendizaje orientado a proyectos y Aprendizaje cooperativo

BIBLIOGRAFÍA Y OTROS RECURSOS DOCENTES

Bibliografía general

Título Synthesis and Simulation Design Guide
Autor Xilinx
Edición UG626 (v 12.1) April 19, 2010
Editor Xilinx
ISBN -

Título System Generator for DSP – Getting Started Guide
Autor Xilinx
Edición UG639 (v11.4) December 2, 2009
Editor Xilinx
ISBN -

Título System Generator for DSP – User Guide
Autor Xilinx
Edición UG640 (v11.4) December 2, 2009
Editor Xilinx
ISBN -

Título System Generator for DSP – Reference Guide
Autor Xilinx
Edición UG638 (v11.4) December 2, 2009
Editor Xilinx
ISBN -

SISTEMAS Y CRITERIOS DE EVALUACIÓN Y CALIFICACIÓN

Sistema de evaluación

Actividades de evaluación continua

Examen

Memoria de laboratorio

Exámenes finales

Exámenes correspondientes a las convocatorias oficiales.

Criterios de calificación

La nota final se calcula como la media entre las calificaciones obtenidas en el examen teórico y la memoria de laboratorio.

CALENDARIO DE EXÁMENES

1^a Convocatoria

CENTRO: Escuela Técnica Superior de Ingeniería Informática

Fecha:

Hora:

Aula:

2ª Convocatoria

CENTRO: Escuela Técnica Superior de Ingeniería Informática

Fecha:

Hora:

Aula:

3ª Convocatoria

CENTRO: Escuela Técnica Superior de Ingeniería Informática

Fecha:

Hora:

Aula:

Anotaciones relativas al calendario de exámenes

TRIBUNALES ESPECÍFICOS DE EVALUACIÓN Y APELACIÓN

Presidente:

Vocal:

Secretario:

Primer suplente:

Segundo suplente:

Tercer suplente:

ANEXO 1:

HORARIOS DE LOS GRUPOS NO PRINCIPALES DE LA ASIGNATURA Y DEL GRUPO DEL PROYECTO DOCENTE

GRUPO

Calendario del grupo